

PAT-NO: JP404171848A

DOCUMENT-IDENTIFIER: JP 04171848 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: June 19, 1992

INVENTOR-INFO:RМАT

NAME

MICHII, KAZUNARI

TAKEHARA, KATSUNAO

ASSIGNEE-INFO:RМАT

NAME COUNTRY

MITSUBISHI ELECTRIC CORP N/A

APPL-NO: JP02298826

APPL-DATE: November 6, 1990

INT-CL (IPC): H01L023/29, H01L021/60

ABSTRACT:

PURPOSE: To obtain a semiconductor device, which is superior in heat dissipation property and electrical characteristics, by a method wherein a heat sink for diffusing heat generated in a semiconductor element to the outside of the device is provided and at the same time, an earth plate and a power plate, which are large in area, are provided in the device, an earth lead and a power lead are respectively connected electrically to these plates and the width of the leads is substantially widened to lessen the inductance of a power supply system.

CONSTITUTION: Heat generated in a semiconductor element 1 is conducted to a heat sink 9 having a good heat conductivity and is dissipated to the outside of a semiconductor device. The heat sink 9 is electrically insulated from an

earth plate 11 by an insulating material layer 10. Accordingly, even if the heat sink 9 comes into contact to other components or a substrate at the time of mounting of the device on the board, a problem, such as an electrical short-circuit or the like, is never generated. Moreover, as one part of the heat sink 9 is exposed to the outside of a package main body 7, an external heat dissipation fin can easily be mounted on the heat sink 9. Moreover, an earth lead 14 and a power lead 15 are respectively connected electrically to the plate 11 and a power plate 12, which are wide in area. Thereby, the width of the leads can substantially be widened.

COPYRIGHT: (C)1992,JPO&Japio

⑪公開特許公報(A) 平4-171848

⑤Int.Cl.⁵H 01 L 23/29
21/60

識別記号

H 01 L 23/36

3 1 1 R

6918-4M

7220-4M

⑩公開 平成4年(1992)6月19日

A

審査請求 未請求 請求項の数 1 (全4頁)

⑪発明の名称 半導体装置

⑫特 願 平2-298826

⑬出 願 平2(1990)11月6日

⑭発明者 道井 一成 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹
製作所内⑭発明者 竹原 克尚 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹
製作所内

⑭出願人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑭代理人 弁理士 曽我 道照 外5名

明細書

1. 発明の名称

半導体装置

2. 特許請求の範囲

半導体素子を樹脂封止して形成された半導体装置であって、

表面に複数の電極を有する半導体素子と、
内端側が上記半導体素子の複数の電極のそれぞれ所定の電極に接続され外端側が半導体装置外部に延びる、少なくとも1本の接地リードおよび電源リード並びに各種信号リードを含むリード手段と、

高熱伝導材料からなる放熱層と、

この放熱層上に形成された絶縁材層と、

上記リード手段の接地リードおよび電源リード並びに上記半導体素子の数および位置に従って上記絶縁材層上に平面状に形成されたそれぞれ少なくとも1枚の接地層および電源層と、

上記半導体素子を上記接地層上に電気的接続を伴って固定し、また上記接地リードおよび電源リ

ードを上記接地層および電源層へそれぞれ電気的に接続する電気的接続手段と、

上記リード手段の各リードの外端側および放熱層の少なくとも一部を露出させて上記各部分を一體に封止する樹脂封止部と、
を備えた半導体装置。

3. 発明の詳細な説明

[産業上の利用分野]

この発明は半導体装置に係り、特に数百本以上のピン数の、多Pin半導体装置の構造に関するものである。

[従来の技術]

安価な超多Pinパッケージとして、“TAB (tape automated bonding)”と呼ばれるテープキャリア形の半導体装置が使用されている。第4図および第5図には従来のこの種の半導体装置の構造を示した。第4図は樹脂によって形成される樹脂封止部であるパッケージ本体(7)(第5図参照)のうちの半導体装置上部に形成される上部樹脂部分(8)を透視して示した透視正面図、第5図は第4図の

線 V-V に沿った断面図である。半導体素子(1)の表面上に形成された複数の電極(2)が、絶縁テープ(3)上に形成されたリード(4)のインナーリード部(5)に電気的に接続され、リード(4)のアウターリード(6)がパッケージ本体(7)の外部に導出するように半導体素子(1)およびインナーリード(5)が樹脂からなるパッケージ本体(7)により封止されている。

このような半導体装置の動作時には、半導体素子(1)から熱が発生する。この熱はリード(4)およびパッケージ本体(7)を通して半導体装置外部へ放散される。

[発明が解決しようとする課題]

従来の半導体装置は以上のように構成されていたが、半導体素子の高集積度化に伴い発熱量は増大するが、パッケージ本体を構成するエポキシ等の樹脂は熱伝導率が低いので、半導体素子で発生した熱は効率よく半導体装置の外部へ放出されずに半導体装置内に残ってしまう。このため発熱量の大きい半導体素子を用いると半導体素子が昇温

くとも 1 本の接地リードおよび電源リード並びに各種信号リードを含むリード手段と、高熱伝導材料からなる放熱層と、この放熱層上に形成された絶縁材層と、リード手段の接地リードおよび電源リード並びに半導体素子の数および位置に従って絶縁材層上に平面状に形成されたそれぞれ少なくとも 1 枚の接地層および電源層と、半導体素子を接地層上に電気的接続を伴って固定し、また接地リードおよび電源リードを接地層および電源層へそれぞれ電気的に接続する電気的接続手段と、リード手段の各リードの外端側および放熱層の少なくとも一部を露出させて各部分を一体に封止する樹脂封止部と、を備えた半導体装置にある。

[作用]

この発明においては、半導体素子で発生した熱が半導体素子から放熱層に伝導し、放熱層から半導体装置の外部に放出される。また、パッケージ内に表面積の大きい電源層と接地層が形成され、これらに電源リードおよび接地リードがそれぞれ接続されているため、半導体装置の電源系が低イ

して誤動作を起こす等、半導体装置の信頼度が低下するという課題があった。さらに、多 Pin パッケージの場合、リードが長くなるためにインダクタンスが大きくなり、動作時の雑音や半導体装置の応答速度が遅くなる等、電気特性が低下するという課題もあった。また、樹脂よりも熱伝導性が優れているセラミック材で、多層構造のパッケージ本体を形成すれば、半導体装置の放熱性および応答速度を向上させることができるが、セラミック材は著しく高価なために、半導体装置の製造コストが高くなるという課題があった。

この発明は上記の課題を解決するためになされたもので、放熱性および電気特性が優れていて、しかも安価な半導体装置を得ることを目的とする。

[課題を解決するための手段]

上記の目的に鑑み、この発明は、半導体素子を樹脂封止して形成された半導体装置であって、表面に複数の電極を有する半導体素子と、内端側が半導体素子の複数の電極のそれぞれ所定の電極に接続され外端側が半導体装置外部に延びる、少な

シングルターンスとなり電気特性が改善される。

[実施例]

以下、この発明の一実施例を図について説明する。第 1 図ないし第 3 図はこの発明の半導体装置の一実施例を示す図であり、従来のものと同一符号で示された部分は同一、もしくは相当部分を示す。第 1 図は樹脂によって形成されるパッケージ本体(7)(第 2 図参照)のうちの半導体装置上部に形成される上部樹脂部分(8)を透視し、かつ絶縁テープ(3)の一部を破断して示した半導体装置の透視正面図、第 2 図は第 1 図の線 II-II に沿った断面図、第 3 図は接地層である接地板(11)および電源層である電源板(12)から下の部分の斜視図である。放熱層である放熱体(9)は熱伝導率の高い材料、例えば銅(Cu)材料からなり、その上にエポキシ系の樹脂からなる絶縁材層(10)が形成されている。さらにこの絶縁材層(10)の上にはそれぞれ銅箔からなる接地板(11)および電源板(12)が平面状に形成されている。これらの接地板(11)および電源板(12)の数および形状は、

半導体素子(1)や接地リード(14)および電源リード(15)の数およびその位置に従って決定される。この実施例のものにおいては、半導体素子(1)が絶縁材層(10)の中央部分に位置しており、また接地リード(14)が半導体素子(1)に対して互い反対側になる位置にそれぞれ設けられ、電源リード(15)が接地リード(14)と直行する方向の互いに反対側になる位置にそれぞれ設けられている。従って接地板(11)が絶縁材層(10)上の中央から両側の接続リード(14)の下方に延びるように設けられ、電源板(12)が接地板(11)の両側に電源リード(15)の下方に延びるように形成されている。この接地板(11)上には半導体素子(1)が導電性樹脂(13)により固定され、半導体素子(1)の裏面は接地板(11)に電気的に接続されている。また、接地板(11)には接絶縁テープ(3)に設けられた貫通穴(3a)を介して接地リード(14)が導電性樹脂(13)により電気的に接続される。電源板(12)には同様に絶縁テープ(3)に設けられた貫通穴(3a)を介して電源リード(1

5)が導電性樹脂(13)により電気的に接続される。半導体素子(1)の表面に設けられた複数の電極(2)には、接地リード(14)、電源リード(15)および信号リード(16)のインナリード(5)がそれぞれ接続されている。そして上記各部分がエポキシ樹脂により樹脂封止され、図示したようにパッケージ本体(7)を形成している。

このような半導体装置の動作時においては、半導体素子(1)で発生した熱が主として熱伝導率の良い放熱体(9)へ伝導され、半導体装置の外部へ放出される。放熱体(9)と接地板(11)は絶縁材層(10)によって電気的に絶縁されているため、放熱体(9)には半導体素子(1)の裏面電位がかかるない。このため半導体装置を基板実装する際、放熱体(9)が他の部品あるいは基板に接触しても、電気的短絡等の問題が発生することはない。さらに、放熱体(9)の一部がパッケージ本体(7)の外部に露出しているため、放熱体(9)に外部放熱フィン(図示せず)を取り付けることができる。消費電力の極めて大きい半導体素子(1)に適

用することが可能である。また、面積の広い接地板(11)および電源板(12)に接地リード(14)および電源リード(15)をそれぞれ電気的に接続したことにより、実質的にリードの幅を広げたことになり、この結果、電源から接地へ通り抜ける半導体装置内の電源系インダクタンスを小さくするようにした。これにより雑音を少なくすることができ、電気的特性が向上する。

なお、上記実施例のものは半導体素子の各電極とインナリードの先端が直接接続されているが、各電極とインナリードが金属細線で接続された半導体装置においてもこの発明は適用可能である。

〔発明の効果〕

以上のようにこの発明によれば、半導体素子で発生する熱を半導体装置外部に拡散させるための放熱体を設けたこと、および面積の大きい接地板および電源板を半導体装置内に設け、これに接地リードおよび電源リードを電気的にそれぞれ接続して、実質的にリード幅を広げて電源系のインダクタンスを小さくしたことにより、放熱性および

電気特性の優れた半導体装置が得られるという効果がある。

4. 図面の簡単な説明

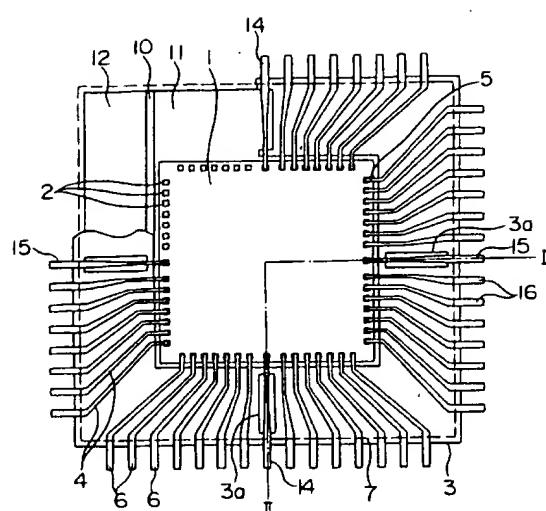
第1図はこの発明の一実施例による半導体装置の上部樹脂部分を透視して示した透視正面図、第2図は第1図の線Ⅰ-Ⅰに沿った断面図、第3図は接地板および電源板から下の部分の斜視図、第4図は従来の半導体装置の上部樹脂部分を透視して示した透視正面図、第5図は第4図の線V-Vに沿った断面図である。

各図において、(1)は半導体素子、(2)は電極、(3)は絶縁テープ、(3a)は貫通穴、(4)はリード、(5)はインナリード、(6)はアウタリード、(7)はパッケージ本体、(8)はエポキシ樹脂、(9)は放熱体、(10)は絶縁材層、(11)は接地板、(12)は電源板、(13)は導電性樹脂、(14)は接地リード、(15)は電源リード、(16)は信号リードである。

尚、図中、同一符号は同一又は相当部分を示す。

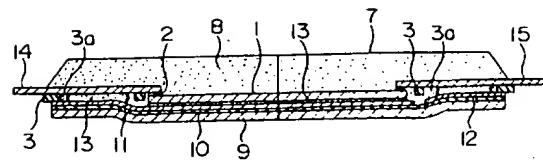
代理人 曾我 道照

第1図

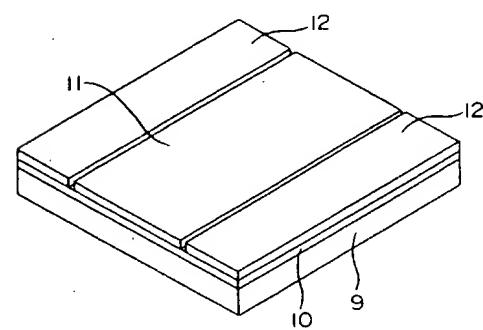


1: 半導体素子	7: パッケージ本体
2: 電極	10: 絶縁材層
3: 肥縁テープ	11: 接地板
3a: 貯通穴	12: 電源板
4: リード	14: 接地リード
5: インナリード	15: 電源リード
6: アウターリード	16: 信号リード

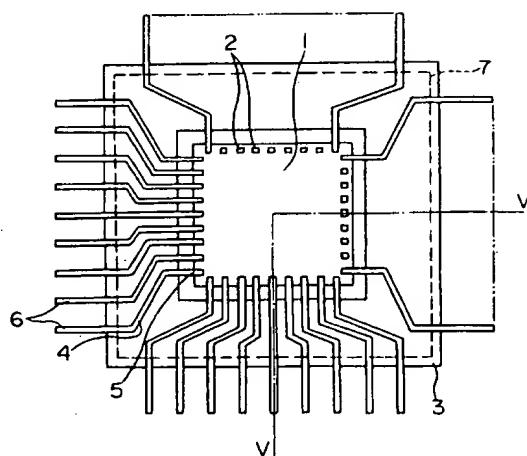
第2図



第3図



第4図



第5図

